

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant(s): Tomoyuki Taguchi

Docket: JP92000005US1 (14606)

Serial No.: Unassigned

Dated: July 30, 2001

Filed: Herewith

For: INSPECTION METHOD FOR ARRAY
SUBSTRATE AND INSPECTION DEVICE
FOR THE SAME11011 U.S. PTO
09/917959
07/30/01RE 3
Fischman
9/18/01Assistant Commissioner for Patents
Washington, DC 20231CLAIM OF PRIORITY

Sir:

Applicants in the above-identified application hereby claim the right of priority in connection with Title 35 U.S.C. §119 and in support thereof, herewith submit a certified copy of Japanese Patent No. 2000-235505, issued on August 3, 2000.

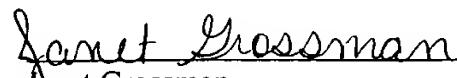
Respectfully submitted,


Steven Fischman
Registration No. 34,594

SCULLY, SCOTT, MURPHY & PRESSER
400 Garden City Plaza
Garden City, NY 11530
(516) 742-4343
SF:tt

CERTIFICATE OF MAILING BY "EXPRESS MAIL""Express Mail" mailing label number: **EL895322915US**Date of Deposit: **July 30, 2001**

I hereby certify that this correspondence is being deposited with the United States Postal Service Express Mail Post Office to Addressee service under 37 C.F.R. §1.10 on the date indicated above and is addressed to: Assistant Commissioner for Patents, Washington, DC 20231.

Dated: July 30, 2001
Janet Grossman
Janet Grossman

00 005

YCR

11011 U.S. 917959
1109/30/01
07/30/01

日本特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application:

2000年 8月 3日

出願番号
Application Number:

特願2000-235505

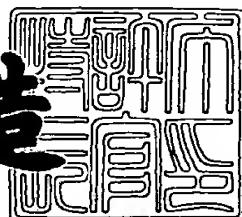
出願人
Applicant(s):

インターナショナル・ビジネス・マシーンズ・コーポレーション

2000年10月20日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3087016

【書類名】 特許願

【整理番号】 JP9000005

【あて先】 特許庁長官 殿

【国際特許分類】 G01R 31/02
G01R 29/02

【発明者】

【住所又は居所】 滋賀県野洲郡野洲町大字市三宅 800番地 日本アイ・
ビー・エム株式会社 野洲事業所内

【氏名】 田口 知幸

【特許出願人】

【識別番号】 390009531

【住所又は居所】 アメリカ合衆国 10504、ニューヨーク州アーモンク
(番地なし)

【氏名又は名称】 インターナショナル・ビジネス・マシーンズ・コーポレ
イション

【代理人】

【識別番号】 100086243

【弁理士】

【氏名又は名称】 坂口 博

【電話番号】 0462-73-3318

【復代理人】

【識別番号】 100094248

【弁理士】

【氏名又は名称】 楠本 高義

【選任した代理人】

【識別番号】 100091568

【弁理士】

【氏名又は名称】 市位 嘉宏

【手数料の表示】

【予納台帳番号】 012922

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9304391

【包括委任状番号】 9304392

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 アレイ基板の検査方法及び該検査装置

【特許請求の範囲】

【請求項1】 基板と、該基板上にマトリックス状に電気的に非導通状態で配設された複数のゲート線、複数の信号線及び複数の補助容量線と、該複数のゲート線のそれぞれと該複数の信号線のそれぞれに電気的に接続された複数のスイッチング素子と、該複数の補助容量線のそれぞれと該複数のスイッチング素子のそれぞれとに電気的に接続された複数の補助容量とを備えたアレイ基板の検査方法であって、

前記複数の補助容量線から前記複数の補助容量にパルス信号を印加するステップと、

前記複数の信号線から前記複数のスイッチング素子を介して前記複数の補助容量にパルス信号を印加するステップと、

前記した2つのパルス信号の電位差によって該補助容量に蓄積された電荷量を測定する測定ステップと

を含むアレイ基板の検査方法。

【請求項2】 基板と、該基板上にマトリックス状に電気的に非導通状態で配設された複数のゲート線、複数の信号線及び複数の補助容量線と、該複数のゲート線のそれぞれと該複数の信号線のそれぞれに電気的に接続された複数のスイッチング素子と、該複数の補助容量線のそれぞれと該複数のスイッチング素子のそれぞれとに電気的に接続された複数の補助容量とを備えたアレイ基板の検査方法であって、

前記複数の補助容量線から前記複数の補助容量にパルス信号を印加するステップと、

前記パルス信号による電位によって該補助容量に蓄積された電荷量を測定する測定ステップと

を含むアレイ基板の検査方法。

【請求項3】 前記複数の補助容量線より前記複数の補助容量に印加するパルス信号と前記複数の信号線より前記複数のスイッチング素子を介して該複数の

補助容量に印加するパルス信号が、同時に該複数の補助容量に印加される請求項1記載のアレイ基板の検査方法。

【請求項4】 前記複数の補助容量線より前記複数の補助容量に印加するパルス信号と前記複数の信号線より前記複数のスイッチング素子を介して該複数の補助容量に印加するパルス信号が、パルスの立ち上がり時間が異なる請求項3記載のアレイ基板の検査方法。

【請求項5】 前記複数の補助容量線より前記複数の補助容量に印加するパルス信号のパルスの立ち上がり時間が、該複数の補助容量のそれぞれで異なる請求項1又は2に記載のアレイ基板の検査方法。

【請求項6】 前記測定ステップが、前記補助容量線に電気的に接続された前記複数の補助容量のうち、一つの該補助容量に蓄積された電荷量を測定する請求項1又は2に記載のアレイ基板の検査方法。

【請求項7】 前記一つの補助容量に蓄積された電荷量を測定することを、前記複数の補助容量線の全てについて行なう請求項6記載のアレイ基板の検査方法。

【請求項8】 前記測定ステップが、前記信号線に前記複数のスイッチング素子を介して接続された前記複数の補助容量に蓄積された電荷量を測定する請求項1又は2に記載のアレイ基板の検査方法。

【請求項9】 基板と、該基板上にマトリックス状に電気的に非導通状態で配設された複数のゲート線、複数の信号線及び複数の補助容量線と、該複数のゲート線のそれぞれと該複数の信号線のそれぞれに電気的に接続された複数のスイッチング素子と、前記複数の補助容量線のそれぞれと前記複数のスイッチング素子のそれぞれとに電気的に接続された複数の補助容量と、を備えたアレイ基板を検査するためのアレイ基板の検査装置であって、

前記複数の補助容量のそれぞれにパルス信号を印加するために前記補助容量線と前記信号線に接続されたパルス信号発生装置と、

前記それぞれの補助容量に蓄積された電荷量を測定する回路を備えたアレイ基板の検査装置。

【請求項10】 基板と、該基板上にマトリックス状に電気的に非導通状態

で配設された複数のゲート線、複数の信号線及び複数の補助容量線と、該複数のゲート線のそれぞれと該複数の信号線のそれぞれに電気的に接続された複数のスイッチング素子と、前記複数の補助容量線のそれぞれと前記複数のスイッチング素子のそれぞれとに電気的に接続された複数の補助容量と、を備えたアレイ基板を検査するためのアレイ基板の検査装置であって、

前記複数の補助容量のそれぞれにパルス信号を印加するために前記補助容量線に接続されたパルス信号発生装置と、

前記それぞれの補助容量に蓄積された電荷量を測定する回路を備えたアレイ基板の検査装置。

【請求項 1 1】 前記補助容量に蓄積された電荷量を測定する回路が、前記信号線に接続されている請求項 9 又は 10 に記載のアレイ基板の検査装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶表示装置に使用されるアレイ基板の検査方法及び該検査装置に関し、詳しく述べると、TFTアレイ基板の補助容量線の断線検査方法及び該検査装置に関する。

【0002】

【従来の技術】

TFT (Thin Film Transistor) アレイ基板は、図 8 (a) に示すように、ガラス基板上に信号線 15 とゲート線 21 とを電気的に非導通状態で交叉させながらマトリックス状に配線し、その交叉部の付近に TFT 22 を配設している。TFT 22 のゲートとソースに上記のゲート線 21 と信号線 15 がそれぞれ接続される。TFT 22 のドレインには透明電極 (ITO) が接続される。この透明電極の所定部分 23 と対向する形で補助容量電極 25 が配設され、透明電極の所定部分 23 と補助容量電極 25 によって補助容量 (Cs) 24 が構成される。蓄積容量方式の場合、補助容量電極 25 は補助容量線 (以下 Cs 線という) 13 によって、補助容量駆動回路へ接続される。上記の TFT アレイ基板における各線や電極等の配設は、ガラス基板上において、パターニングプロ

ロセスを繰り返して行なわれる。

【0003】

近年、液晶表示装置の大画面化によって、上記の各線の長さが長くなり且つ、液晶表示装置の高精細化によって、上記の各線が細線化している。このことは、上記のパターニングプロセスによって各線を形成するときに、線が断線する等して、不良品の発生する確立が高くなる。従って、不良品が発生した場合に、次の製造工程に不良品が入らないように、TFTアレイ基板の検査を行なう。この検査には、一般に市販されているTFTアレイテスターを使用する。TFTアレイテスターは、各種の線の断線（オープン）、短絡（ショート）、抵抗又は画素欠陥等を検査することがきる。

【0004】

上記TFTアレイテスターを用いた各種の線の断線検査において、Cs線13の断線の検査は実施されていなかった。これは、蓄積容量方式を使用した12型以下の小型パネルにおいて点灯検査を実施しても、Cs線13が短いので、Cs線13の断線による不良が検出されにくいことと、14型以上の液晶パネルのほとんどで、図9(a)に示すCs線13のない構造（駆動容量方式）が採用されているからである。この駆動容量方式は、Cs線13を配線しないので、不良品の発生確立を下げ、液晶表示装置の開口率を向上させる利点がある。

【0005】

しかし、液晶ディスプレイが高精細化、大型化した場合、ゲート線21の配線が長く、線幅が細くなるために、配線の抵抗が大きくなる。また、信号線15の数が多いため、信号線15とゲート線21との交叉部分における容量が増大する。これらのことによって、ゲート駆動信号を出力するゲートドライバーへの負荷が大きくなる。更に、駆動容量方式では、補助容量24の補助容量電極25が前段または後段のゲート線21に接続されるので、ゲート線21では、ゲート信号と補助容量電極25への信号が混在し、補助容量24へ蓄積できる電荷量が蓄積容量方式と比較して少ない。

【0006】

上記のことより最近、14型以上の液晶パネルにおいて、図9(b)に示すよ

うなCs線13を使用した蓄積容量方式が採用されることが多くなっている。従って、14型以上の液晶パネルにおいて蓄積容量方式を用いた場合、Cs線13が含まれるので、Cs線13が断線していると、点灯試験によってCs線13の断線が検出される。しかし、点灯試験は液晶パネルを組み立てた後の検査であり、TFTアレイ基板を製造した段階でCs線13の断線を検出し、次の工程に不良品のTFTアレイ基板を流入させない方が、無駄がなく好ましい。

【0007】

TFTアレイ基板の各種の線の断線、短絡、抵抗又は画素欠陥等を検査するTFTアレイテスターでは、Cs線13の断線が検出できない。これは、Cs線13に一定電圧Vcsを供給しながら、図10に示すようなパルス信号Vdを信号線15に供給する。また、Cs線13に一定電圧Vcsを供給することによって、補助容量電極25には電圧Vcsが印加される。なお、上記のパルス信号Vdにおいて、パルス信号Vdの立ち下がりは、ゲート信号がオフされた後であり、補助容量24における電位差に関係がないので、任意の時間でパルス信号Vdが立ち下がることとする。

【0008】

そして、図10に示すように、時間t0においてゲート線21よりTFT22にゲート信号を印加し、TFT22をオン状態にすることによって、信号線15よりキャパシタンスがCの補助容量24の透明電極の所定部分23にパルス信号Vdが印加される。更に、時間t1において、ゲート信号をオフにすることによって、TFT22がオフ状態になる。このときのパルス信号Vdの電圧をVd1とすると、透明電極の所定部分23の電圧はVd1になる。時間t1以後の補助容量24の透明電極の所定部分23と補助容量電極25の電位差は、電圧VcsとVd1の差が保持され、補助容量24に蓄積される電荷量Q1はC(Vcs-Vd1)ケーロンとなる。その後、TFT22にゲート信号を印加し、TFT22をオン状態にする。そして、補助容量24に蓄積された電荷量Q1は、TFTアレイテスターの読み取り回路で検出される。

【0009】

しかし、Cs線13に供給されるVcsが一定電圧であるので、補助容量24

に信号線15からのパルス信号Vdが印加されないとき、透明電極の所定部分23の電圧は0Vであり、補助容量24の透明電極の所定部分23と補助容量電極25の電位差はVcsになる。このとき、補助容量24に蓄積されている電荷量Q2はCVcsクーロンになり、TFTアレイテスターで検出される電荷量QはQ2とQ1の差であるCVd₁クーロンになる。従って、電荷量Qが補助容量24と信号線15からの書き込み電圧によって決定することを示しており、Cs線13の断線による影響が考慮されないことを示している。

【0010】

また、特開平11-84420号において、各種の線において電圧と電流を測定することにより、各種の線の抵抗を計算し、算出された抵抗値より断線又は短絡を検出する方法が開示されている。しかし、Cs線のそれぞれにプローブを接続するためのパッドを設ける必要があり、パッドの数が多くなる。

【0011】

【発明が解決しようとする課題】

本発明の目的は、TFTアレイ基板の補助容量の線の断線を簡易に且つ短時間で検査するための方法及び装置を提供することにある。

【0012】

【課題を解決するための手段】

本発明に係るアレイ基板の検査方法の要旨とするところは、基板と、該基板上にマトリックス状に電気的に非導通状態で配設された複数のゲート線、複数の信号線及び複数の補助容量線と、該複数のゲート線のそれぞれと該複数の信号線のそれぞれに電気的に接続された複数のスイッチング素子と、該複数の補助容量線のそれぞれと該複数のスイッチング素子のそれぞれとに電気的に接続された複数の補助容量とを備えたアレイ基板の検査方法であって、前記複数の補助容量線から前記複数の補助容量にパルス信号を印加するステップと、前記複数の信号線から前記複数のスイッチング素子を介して前記複数の補助容量にパルス信号を印加するステップと、前記した2つのパルス信号の電位差によって該補助容量に蓄積された電荷量を測定する測定ステップとを含む。上記の補助容量に上記信号線からのパルス信号を印加するだけでは、この補助容量に蓄積された電荷量を測定し

たときに、上記の補助容量線の断線の影響は考慮されない。上記の補助容量線の断線の影響は考慮するために、上記信号線よりパルス信号を印加するときに、上記の補助容量線にもパルス信号を印加する。このことによって、上記補助容量に蓄積された電荷量は、上記信号線及び補助容量線より印加されるパルス信号によって決定し、上記補助容量に蓄積された電荷量を測定したときに、上記の補助容量線の断線が検出される。

【0013】

また、本発明に係るアレイ基板の検査装置の要旨とするところは、基板と、該基板上にマトリックス状に電気的に非導通状態で配設された複数のゲート線、複数の信号線及び複数の補助容量線と、該複数のゲート線のそれぞれと該複数の信号線のそれぞれに電気的に接続された複数のスイッチング素子と、前記複数の補助容量線のそれぞれと前記複数のスイッチング素子のそれぞれとに電気的に接続された複数の補助容量と、を備えたアレイ基板を検査するためのアレイ基板の検査装置であって、前記複数の補助容量のそれぞれにパルス信号を印加するために前記補助容量線と前記信号線に接続されたパルス信号発生装置と、前記それぞれの補助容量に蓄積された電荷量を測定する回路を備えた。上記の信号線と補助容量線に上記のパルス信号発生装置を接続することによって、上記補助容量に該信号線と該補助容量線よりパルス信号を印加する。このことにより、上記電荷量を測定する回路によって補助容量に蓄積された電荷量を測定することによって、補助容量線の断線の検出することができる。

【0014】

【発明の実施形態】

次に、本発明に係るTFTアレイ基板の補助容量の線の断線の検査方法及び検査装置の実施形態を図面に基づいて説明する。検査される蓄積容量方式を用いたTFTアレイ基板は、図8(a)に示すように、ガラス基板上に、ゲート線21、信号線15及びCs線13が、マトリックス状に配線されている。ゲート線21と信号線15の交叉部付近にTFT22が配置されている。また、TFT22のドレインに透明電極が接続される。透明電極は図示していない。Cs線13には補助容量電極25が接続されており、透明電極の所定部分23とこの補助容量

電極25が対向するように配置されることによって、補助容量24が形成されている。

【0015】

本発明のアレイ基板の検査装置の構成図を図1に示す。アレイ基板の検査装置において、Cs線13にCs信号発生回路12が接続される。このCs信号発生回路12は、パルス信号Vcsを発生する。また、信号線15はスイッチ11をかいして、試験信号発生回路14と読み取り回路16が接続される。試験信号発生回路14より信号線15に供給する信号は、パルス信号Vdである。スイッチ11は、補助容量24に電荷を蓄えるときに、試験信号発生回路14に接続し、補助容量24に蓄積された電荷を読み取るときに、読み取り回路16に接続される。また、ゲート線21にはTFT22を駆動させるためのゲート信号を発生させるゲート信号発生回路20が接続されている。補助容量24のキャパシタンスはCとする。

【0016】

補助容量24に電荷が蓄積されていない状態で、図1に示すスイッチ11を試験信号発生回路14へ接続する。試験信号発生回路14から信号線15に、図2に示すパルス信号Vdを供給する。更に、図2における時間t0に、ゲート信号発生回路20よりTFT22にゲート信号を供給することによって、TFT22をオン状態にして、補助容量24の透明電極の所定部分23にパルス信号Vdを印加する。ゲート信号がTFT22に印加されている時間t0から時間t1の間、TFT22はオン状態であり、補助容量24の透明電極の所定部分23にパルス信号Vdが印加される。更に、Cs線13に接続されたCs信号発生回路12より、図2に示すようなパルス信号VcsをCs線13に供給し、補助容量24の補助容量電極25にパルス信号Vcsを印加する。パルス信号Vdとパルス信号Vcsの立ち上がりの時間は、信号線15とCs線13の抵抗及び補助容量24によって決まり、それぞれ立ち上がりの時間は異なる。また、図3に示すように、ゲート信号がオフされるとき、即ち時間t1にVdとVcsの電位差が生じるのならば、パルス信号Vdとパルス信号Vcsが信号線15とCs線13に供給する時間をずらすことも可能である。

【0017】

上記のように、補助容量24の透明電極の所定部分23と補助容量電極25にそれぞれパルス信号Vdとパルス信号Vcsを印加することによって、透明電極の所定部分23と補助容量電極25に電位差が生じる。そして、図2における時間t₁に、ゲート信号をオフにし、TFT22をオフ状態にする。このとき、補助容量24の透明電極の所定部分23にかかるパルス信号Vdの電圧をVd₁、補助容量電極25にかかるパルス信号Vcsの電圧をVcs₁とする。従って、補助容量24の透明電極の所定部分23と補助容量電極25に生じる電位差はVcs₁ - Vd₁になる。この電位差が保持されることによって、補助容量24にC(Vcs₁ - Vd₁)クーロンの電荷量Q₁が蓄積される。

【0018】

なお、図2において、信号線15とCs線13のそれぞれに供給されるパルス信号Vdとパルス信号Vcsは、ゲート信号によってTFT22がオフ状態になった時間t₁以後、次にゲート信号がTFT22に印加されて、補助容量24に蓄積された電荷量を読み取るまでに、任意の時間で立ち下がることとする。

【0019】

上記の工程によって補助容量24に電荷が蓄積された後、補助容量24に蓄積された電荷量を読み取るために、スイッチ11を読み取り回路16に接続する。そして、TFT22にゲート信号を供給することによって、ゲート信号がTFT22に供給されている間、TFT22がオン状態になり、補助容量24に蓄積された電荷が読み取り回路16に供給され、補助容量24に蓄積された電荷量を測定する。

【0020】

補助容量24の透明電極の所定部分23と補助容量電極25にそれぞれのパルス信号Vdとパルス信号Vcsを印加しないとき、補助容量24に蓄積されている電荷量Q₂は0クーロンであり、読み取り回路16が検出する電荷量Q = Q₂ - Q₁はC(Vd₁ - Vcs₁)クーロンである。従って、従来技術で含まれなかったCs線13に印加されたパルス信号Vcsが考慮されている。これは、あらかじめCs線が断線していない場合の電荷量Qの基準範囲を決定しておくこと

によって、Cs線13が断線した場合、V_{cs1}の値が基準値にならないことによって、電荷量Qの値が基準範囲に入らず、Cs線の断線を検出することが可能になる。

【0021】

なお、上記したCs線13の断線検査において、電荷量Qは、Cs線13の断線の影響以外に、信号線15の断線等によっても値が変化する。よって、Cs線13の断線の検査を行なう前に、各種の線の断線、短絡、抵抗又は画素欠陥等の検査を行なうことが好ましい。

【0022】

補助容量24は、一本のCs線13に並列に多段接続されており、図4に示すような、Cs線13の抵抗42との等価回路で表される。従って、補助容量24の位置によって、Cs線13からのパルス信号V_{cs}のパルスの立ち上がりの時間が異なるために上記したV_{cs1}が異なり、補助容量24毎に蓄積される電荷量が異なる。図5にCs線13とパルス信号V_{cs}の関係を示す。図5において、補助容量、TFT、信号線及びゲート線等は省略している。Cs線13の両端からパルス信号V_{cs}が印加されるので、A線のようにCs線13が断線していないければ、中心の補助容量24に印加されるパルス信号V_{cs}のパルスの立ち上がり時間が最も遅く、Cs線13の両端の補助容量24に印加されるパルス信号V_{cs}のパルスの立ち上がり時間が最も短い。

【0023】

しかし、図5のB線のようにCs線13が断線した場合、断線部分52の付近の補助容量24に印加されるパルス信号V_{cs54}のパルスの立ち上がりの時間が遅くなる。これは、Cs線13の両端からパルス信号V_{cs}を印加しても、断線部分52でパルス信号V_{cs}が止まってしまい、逆方向からのパルス信号V_{cs}が印加されるためである。従って、Cs線13が断線していない場合の補助容量24に蓄積される電荷量とは異なる電荷量を蓄積する補助容量24が発生する。

【0024】

図6 (a), (b) に、14型から17型のXGA (eXtended Gr

raphics Array) の液晶パネルにおける、Cs線13に断線が無い場合と有る場合の補助容量24の位置とそれぞれの補助容量24に蓄積される電荷量の関係を示す。図6において、横軸は補助容量24の位置であるが、14型から17型のXGAの液晶パネルにおいて、一本のCs線13に接続された補助容量24の個数は3072個であり、Cs線13のどちらか一端に接続された補助容量24を0とし他端に接続された補助容量24を3071としている。図6(a)と(b)を比較すると、図5に示す断線部分52に近づくほど補助容量24に蓄積される電荷量の差が顕著になり且つ、図6(b)において断線部分52付近で補助容量24に蓄積される電荷量に顕著な差が発生している。従って、断線が無い場合と実際の断線検査の結果とを比較することによって、Cs線13の断線を検出することが可能である。また、検出された電荷量に顕著な差が発生しているか否かを検出することによってもCs線13の断線を検出することが可能である。

【0025】

上記の方法でCs線13の断線を検出する場合は、Cs線13の一本毎にすべての補助容量24について同じ検査を実施することが必要である。しかし、図6(a)と(b)を比較すると、断線部分52以外でも、検出される電荷量に差があることが分かる。例えば、Cs線13の中心に接続された補助容量24の電荷量のみを検出して、断線を検出することも可能である。即ち、一本の信号線15に接続されたTFT22を介して接続された、それぞれの補助容量24の電荷量を検出する。この方法を用いれば、全ての補助容量24の電荷量を検出する必要はなく、断線検査にかかる時間が短縮される。例えば、14型から17型等に使用されるXGAの液晶パネルの場合、一本のCs線13に接続されている3072個のすべての補助容量24について電荷量の検出は行なわず、1個の補助容量24について上記の検査を実施すればよい。XGAの液晶パネルの768本すべてのCs線13について、それぞれ1個の補助容量24の電荷量の検出を行なうことによって、768本すべてのCs線13の断線検査にかかる検査時間は、約1秒から2秒であり、短時間に検査が終了する。

【0026】

以上、本発明に係るアレイ基板の検査方法及び該検査装置について、一実施形態を記載したが、本発明はこの実施形態に限定されるものではない。その他の実施形態として、信号線15にはパルス信号Vdを供給せず、Cs線13にパルス信号Vcsを供給する検査方法を示す。信号線15にパルス信号Vdを供給しないので、図1におけるスイッチ11を読み取り回路16に接続する。なお、スイッチ11と試験信号発生回路14を使用せず、直接読み取り回路16を信号線15に接続することも可能である。Cs線13に図7に示すようなパルス信号Vcsを供給すると、補助容量電極25には、パルス信号Vcsが印加される。透明電極の所定部分23にはパルス信号Vdが印加されないので、透明電極の所定部分23の電圧は0Vになる。

【0027】

図7において、時間 t_0 にゲート信号をゲート線21に供給し、TFT22をオン状態にする。TFT22がオン状態になったことによって、補助容量24に蓄積された電荷は信号線15を通って読み取り回路16で読み取られる。そして、図7における時間 t_1 に、ゲート信号をオフにすることによって、TFT22がオフ状態になり、補助容量24に蓄積された電荷が信号線15を通って読み取り回路16で読み取られることが中止される。時間 t_1 におけるパルス信号Vcsの電圧を V_{cs1} とすると、補助容量24の補助容量電極25と透明電極の所定部分23の電位差は V_{cs1} になる。従って、補助容量24に蓄積された電荷量 Q_1 は $C V_{cs1}$ クーロンになる。

【0028】

また、補助容量電極25にパルス信号Vcsを印加しないときの補助容量に蓄積されている電荷量 Q_2 は、補助容量電極25と透明電極の所定部分23の電位差が0Vであるので0クーロンになる。従って、時間 t_1 に読み取り回路16で読み取られる補助容量24に蓄積された電荷量Qは、 $Q_2 - Q_1 = -C V_{cs1}$ クーロンであり、Cs線に供給されたパルス信号Vcsが考慮されている。

【0029】

図7における時間 t_1 は、パルス信号Vcsのパルスの立ち上がりの時間中の任意のタイミングである。また、上記の実施形態に示したように、Cs線13に

接続された全ての補助容量24について電荷量を測定するのではなく、任意の一個の補助容量24について電荷量を測定する。即ち、一本の信号線15にTFT22を介して接続された全ての補助容量24について、蓄積された電荷量を測定する。全てのCs線13について一個の補助容量24の電荷量を測定することによって、短時間でTFTアレイ基板における全てのCs線13の断線検査が終了する。

【0030】

その他、本発明は、その趣旨を逸脱しない範囲内で、当業者の知識に基づき種々なる改良、修正、変形を加えた態様で実施し得るものである。

【0031】

【発明の効果】

本発明に係るアレイ基板の検査方法は、信号線のパルス信号以外にCs線にもパルス信号を供給することによって、Cs線の断線を検査することが可能になった。従って、従来なら次の工程に流入していたCs線が断線したアレイ基板が、次の工程に流入することを防ぐことができる。また、Cs線の断線の検査時間も短時間で終了できる。

【0032】

また、本発明に係るアレイ基板の検査装置は、Cs線にパルス信号を供給する回路が新たに加えられただけであり、複雑な検査装置が追加されていない。従って、従来技術と同じように、補助容量の電荷量を読み取ることによって、Cs線の断線を検出することが可能である。

【図面の簡単な説明】

【図1】

本発明のTFTアレイ基板のCs線の検査装置の一例を示す構成図である。

【図2】

本発明のTFTアレイ基板のCs線の断線検査における各信号の関係を示した図である。

【図3】

Cs線と信号線に供給する信号の時間がずれた場合の図である。

【図4】

Cs線と補助容量の等価回路の図である。

【図5】

Cs線とCs線より補助容量に印加されるパルス信号の関係を示した図である

【図6】

補助容量の位置と蓄積される電荷量の関係を示した図であり、(a)はCs線に断線部分がない場合の図で、(b)は断線がある場合の図である。

【図7】

Cs線にパルス信号Vcsを供給し、信号線にパルス信号Vdを供給しない場合の図である。

【図8】

(a)はTFTアレイ基板の模式図であり、(b)はTFTアレイ基板の要部拡大図である。

【図9】

(a)は駆動容量方式の構成図であり、(b)は蓄積容量方式の構成図である

【図10】

従来技術における補助容量に印加する信号の図である。

【符号の説明】

1 1 : スイッチ

1 2 : Cs信号発生回路

1 3 : Cs線

1 4 : 試験信号発生回路

1 5 : 信号線

1 6 : 読み取り回路

2 0 : ゲート信号発生回路

2 1 : ゲート線

2 2 : TFT

23：透明電極の所定部分

24：補助容量

25：補助容量電極

27：信号線パッド

28：Cs線パッド

29：ゲート線パッド

31, 32, 33：プローブ

42：Cs線の抵抗

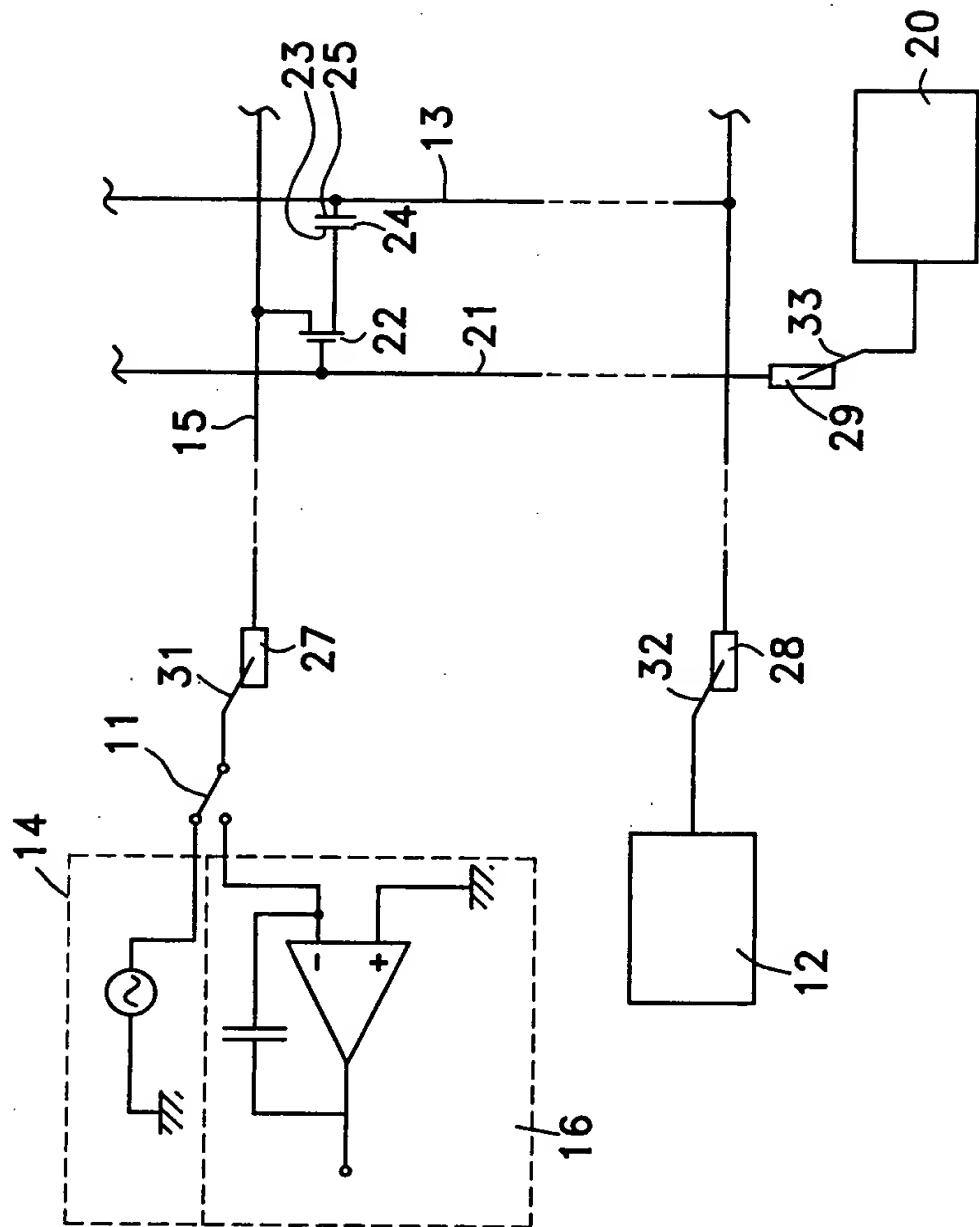
44：補助容量

52：断線部分

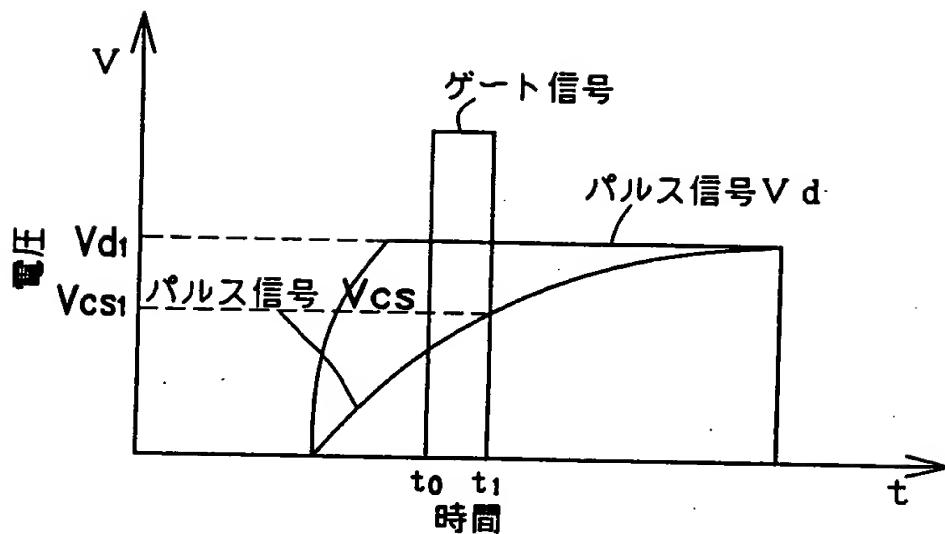
54：パルス信号Vcs

【書類名】図面

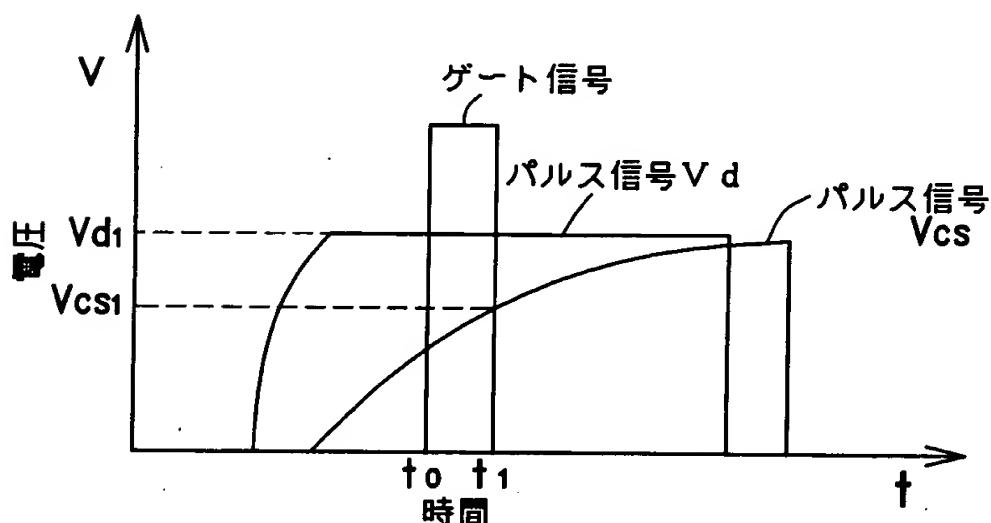
【図1】



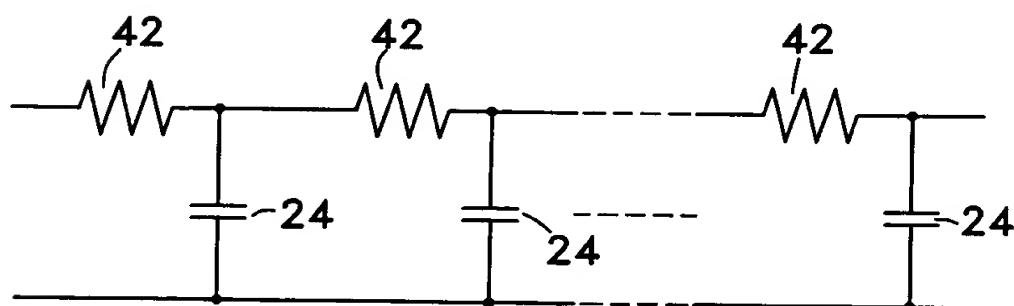
【図2】



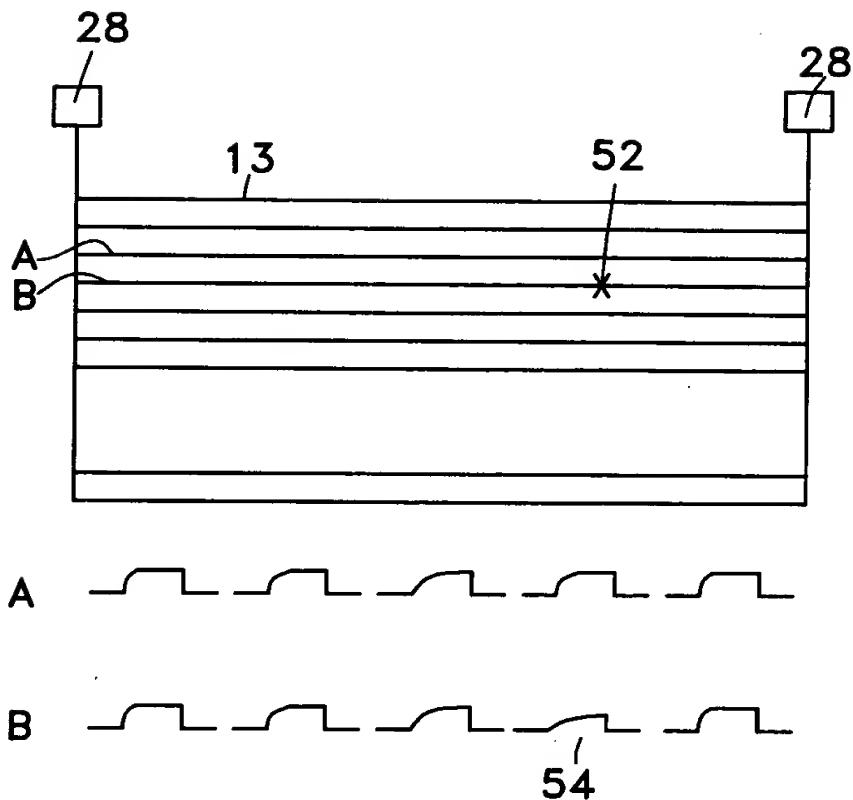
【図3】



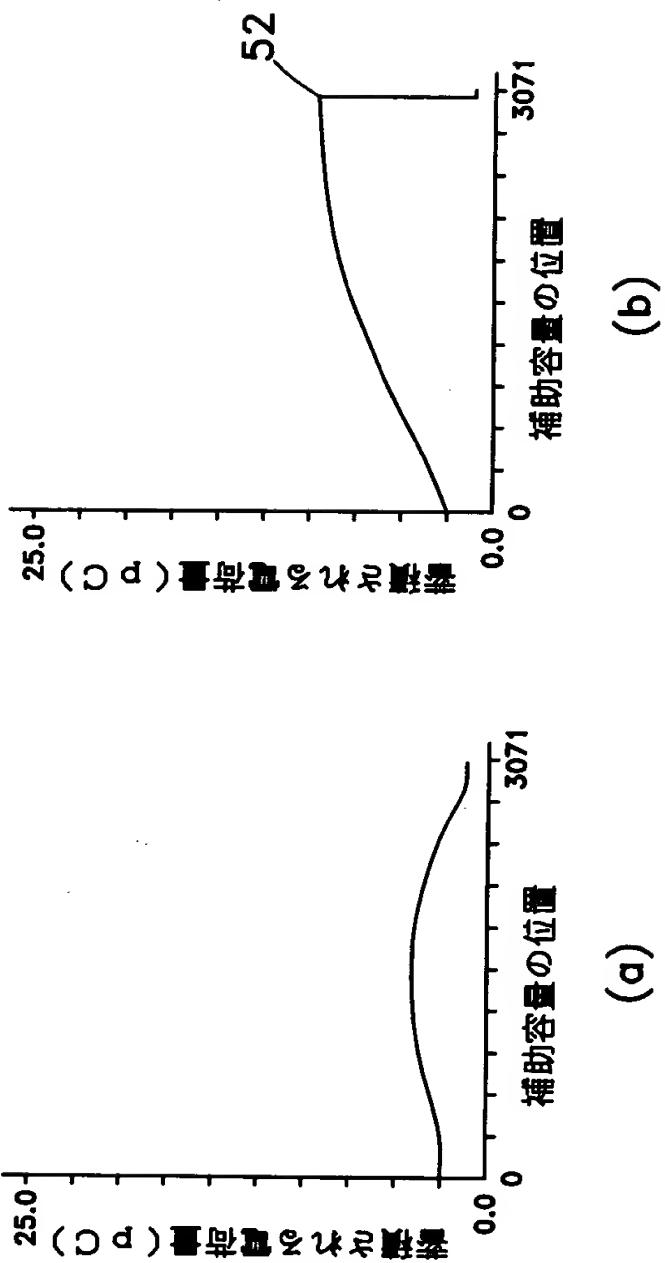
【図4】



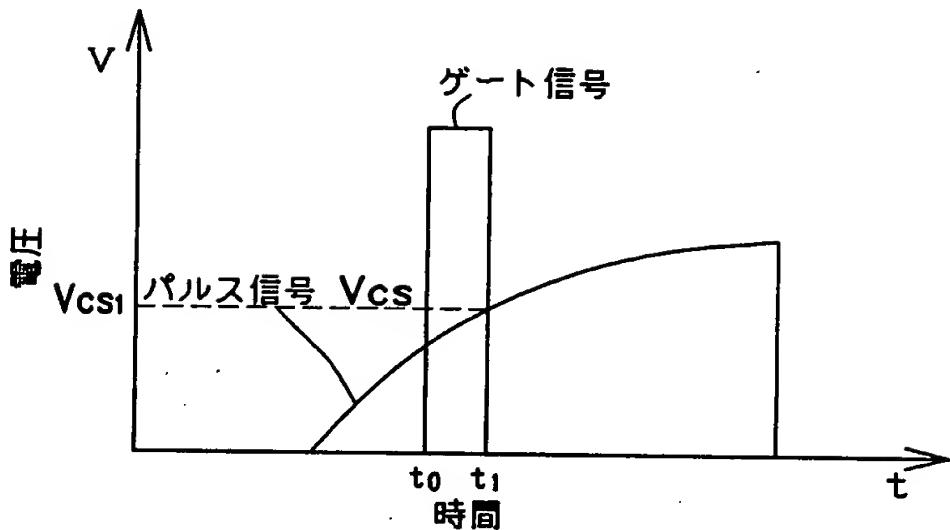
【図5】



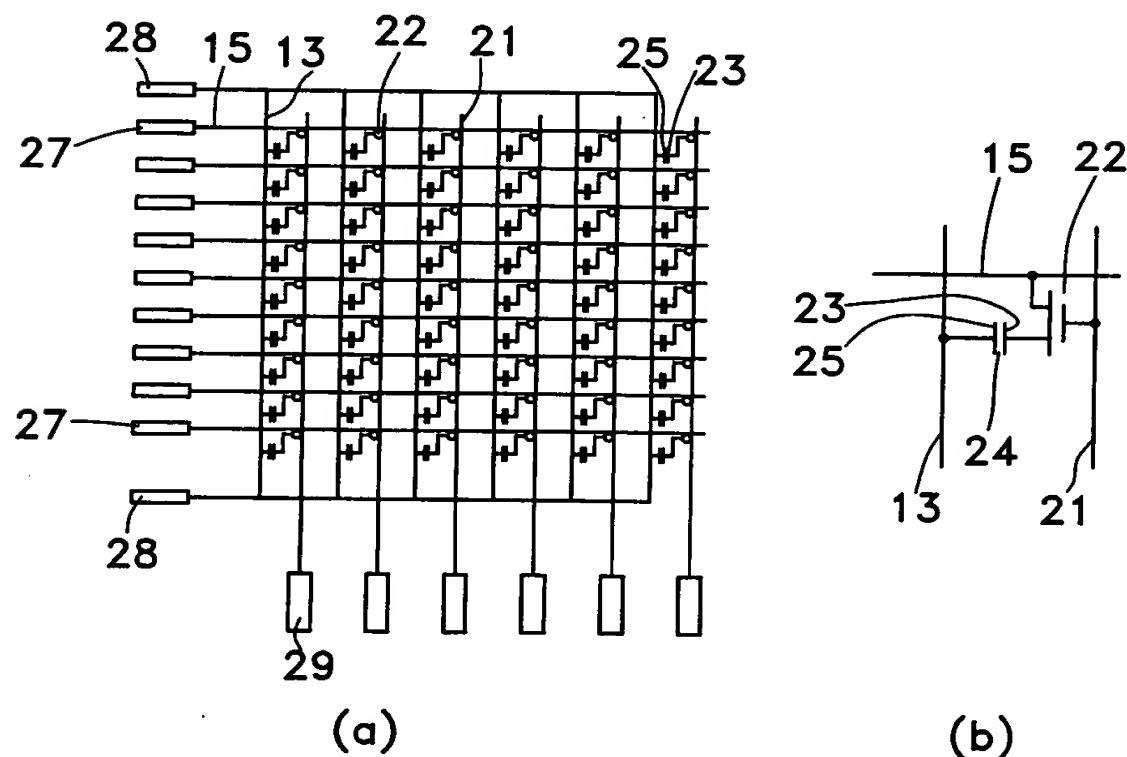
【図6】



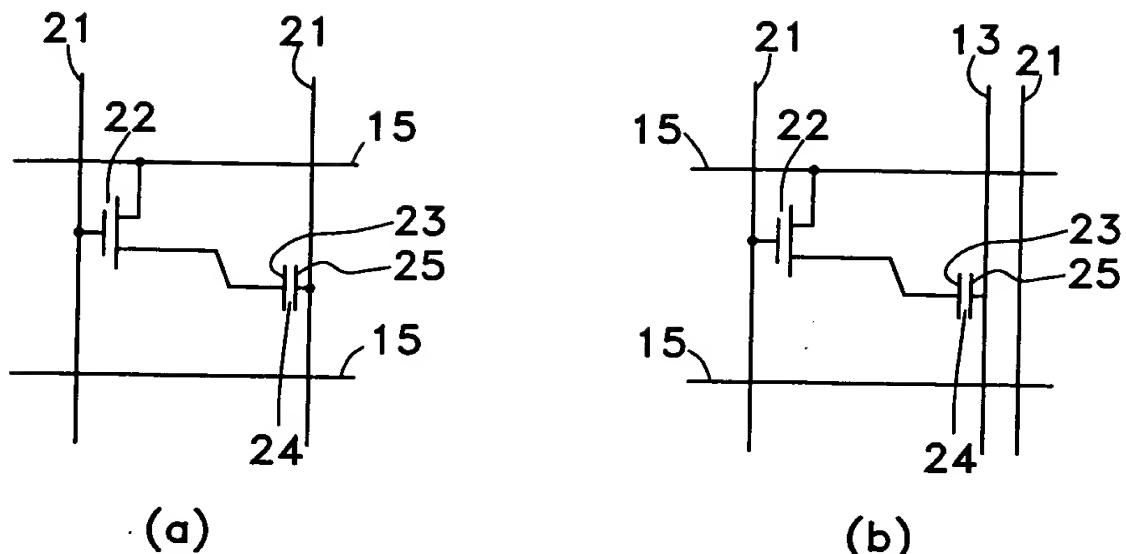
【図7】



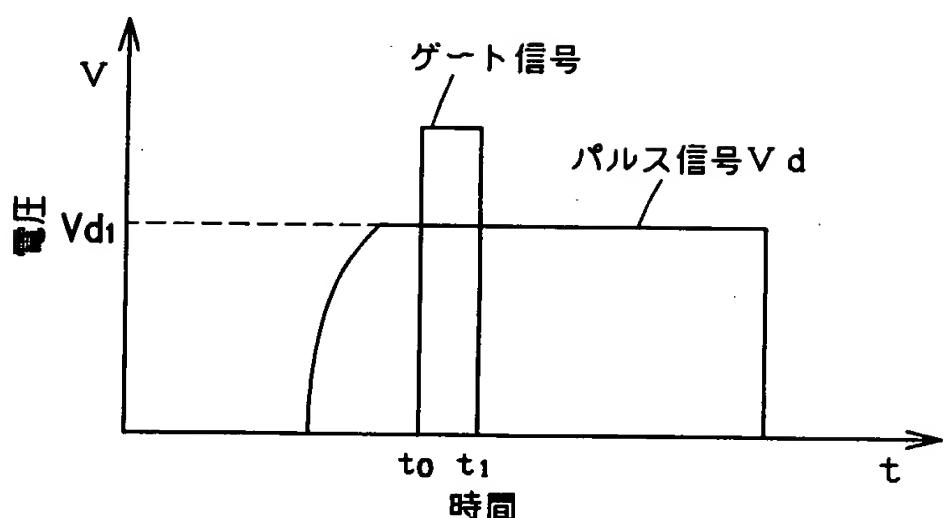
【図8】



【図9】



【図10】



【書類名】 要約書

【要約】

【課題】 液晶表示装置に使用されるアレイ基板の検査において、補助容量線の断線の検査方法及び検査装置を提供することにある。

【解決手段】 TFTアレイ基板の信号線15とCs線13よりパルス信号Vdとパルス信号Vcsを同時に補助容量24に印加することによって、補助容量24に蓄積される電荷量がC($Vd_1 - Vcs_1$)になり、読み取り回路16で上述の電荷量を検出したときに、Cs線13の断線の影響が考慮されるアレイ基板の検査方法を構成した。なお、すべての補助容量24について上記の検査を行なわず、各Cs線13の中の1個の補助容量24について検査することによって、14型から18型の液晶パネルで約1秒から2秒で、すべてのCs線13の検査が終了する。

【選択図】 図1

認定・付加情報

特許出願の番号	特願2000-235505
受付番号	50000987280
書類名	特許願
担当官	大井手 正雄 4103
作成日	平成12年 9月20日

<認定情報・付加情報>

【提出日】	平成12年 8月 3日
【特許出願人】	
【識別番号】	390009531
【住所又は居所】	アメリカ合衆国10504、ニューヨーク州 アーモンク (番地なし)
【氏名又は名称】	インターナショナル・ビジネス・マシーンズ・コーポレーション
【代理人】	
【識別番号】	100086243
【住所又は居所】	神奈川県大和市下鶴間1623番地14 日本アイ・ビー・エム株式会社 大和事業所内
【氏名又は名称】	坂口 博
【復代理人】	
【識別番号】	100094248
【住所又は居所】	滋賀県大津市粟津町4番7号 近江鉄道ビル5F 楠本特許事務所
【氏名又は名称】	楠本 高義
【選任した代理人】	
【識別番号】	100091568
【住所又は居所】	神奈川県大和市下鶴間1623番地14 日本アイ・ビー・エム株式会社 大和事業所内
【氏名又は名称】	市位 嘉宏

次頁無

出願人履歴情報

識別番号 [390009531]

1. 変更年月日 2000年 5月16日

[変更理由]

名称変更

住 所 アメリカ合衆国10504、ニューヨーク州 アーモンク (番地なし)

氏 名 インターナショナル・ビジネス・マシーンズ・コーポレーション